

# IMAGE CODER AND ITS METHOD

Publication number: JP11004444

Publication date: 1999-01-06

Inventor: KATO GORO; SUZUKI TAKAO

Applicant: SONY CORP

Classification:

- international: H04N5/92; H03M7/36; H04N7/32; H04N5/92;  
H03M7/36; H04N7/32; (IPC1-7): H04N7/32; H03M7/36;  
H04N5/92

- european:

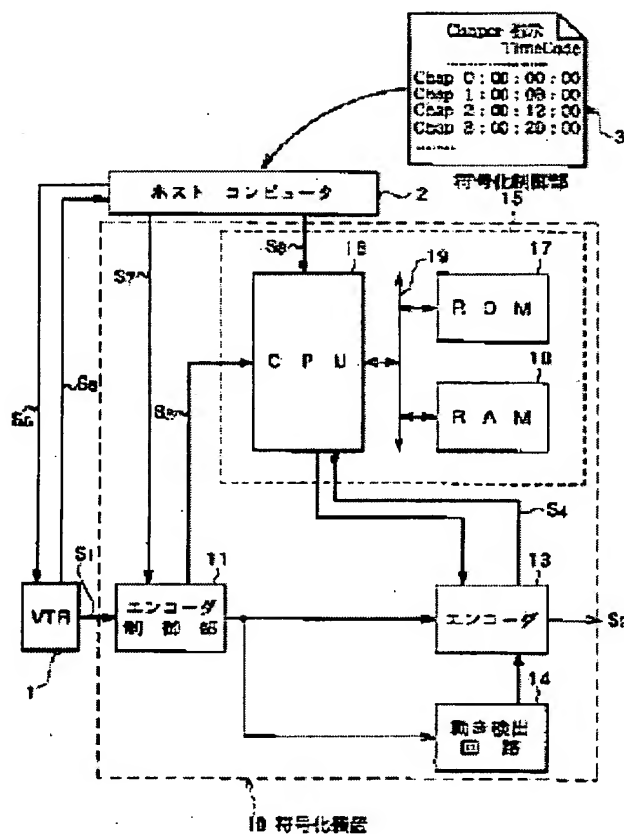
Application number: JP19970153670 19970611

Priority number(s): JP19970153670 19970611

Report a data error here

## Abstract of JP11004444

**PROBLEM TO BE SOLVED:** To conduct coding in real time, while designating an arbitrary chapter. **SOLUTION:** A host computer 2 receives an initial value of a condition for coding, such as an object mean bit rate and a highest bit rate and instruction data 3 from a higher order. The instruction data 3 includes information, such as a total encode time, a total generating bit quantity, and a chapter designation time code. The host computer 2 decides the assignment of all picture types of a coded resource and the object mean bit rate based on the information provided. A coder 10 codes input image data S1 according to the picture type assignment and the object mean bit rate by the host computer 2.



Data supplied from the esp@cenet database - Worldwide

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-4444

(43) 公開日 平成11年(1999) 1月6日

(51) Int.Cl. <sup>6</sup>	識別記号	F I	
H 0 4 N 7/32		H 0 4 N 7/137	Z
H 0 3 M 7/36		H 0 3 M 7/36	
H 0 4 N 5/92		H 0 4 N 5/92	H

審査請求 未請求 請求項の数 6 O L (全 13 頁)

(21) 出願番号 特願平9-153670

(22) 出願日 平成9年(1997) 6月11日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 加藤 吾郎

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 鈴木 隆夫

東京都品川区北品川6丁目7番35号 ソニー株式会社内

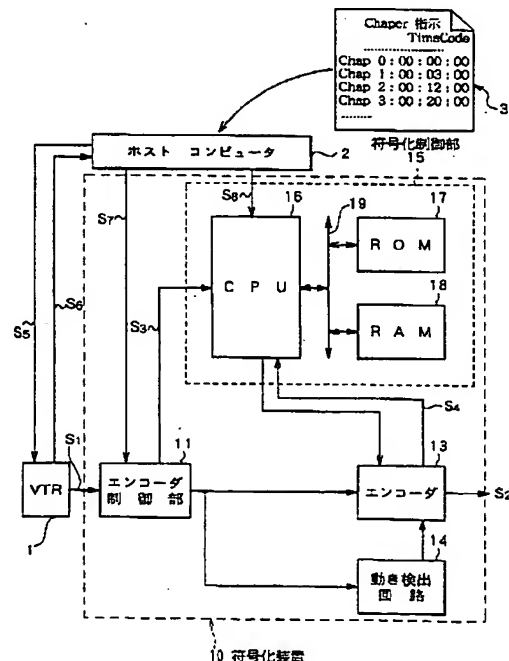
(74) 代理人 弁理士 藤島 洋一郎

(54) 【発明の名称】 画像符号化装置および方法

(57) 【要約】

【課題】 任意のチャプタの指定を行いながら、リアルタイムで符号化を行うことができるようにする。

【解決手段】 ホストコンピュータ2は、予め、目標平均ビットレートおよび最高ビットレート等の符号化の条件の初期値や、更に上位からの指示データ3を入力する。指示データ3は、総エンコード時間、総発生ビット量、チャプタ指定タイムコード等の情報を含んでいる。ホストコンピュータ2は、これらの与えられた情報に基づいて、符号化する素材の全てのピクチャタイプの割り当ておよび目標平均ビットレートを決定する。符号化装置10は、ホストコンピュータ2によって決定されたピクチャタイプの割り当ておよび目標平均ビットレートに従って、入力画像データS<sub>1</sub>を符号化する。



## 【特許請求の範囲】

【請求項 1】 入力画像データをピクチャ毎にピクチャタイプに応じた符号化方法によって符号化する符号化手段と、

頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てを決定しておき、このピクチャタイプの割り当てに従って入力画像データが符号化されるように前記符号化手段を制御する符号化制御手段とを備えたことを特徴とする画像符号化装置。

【請求項 2】 前記符号化制御手段は、目標平均ビットレートと予め決定したピクチャタイプの割り当てとに基づいて、各ピクチャ毎の目標符号量を決定し、この目標符号量に従って前記符号化手段を制御することを特徴とする請求項 1 記載の画像符号化装置。

【請求項 3】 前記符号化制御手段は、符号化を行う前のピクチャの符号化の難易度を表す符号化難易度を算出し、算出した符号化難易度と予め決定したピクチャタイプの割り当てとに基づいて、各ピクチャ毎の目標符号量を決定し、この目標符号量に従って前記符号化手段を制御することを特徴とする請求項 1 記載の画像符号化装置。

【請求項 4】 頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てを決定し、このピクチャタイプの割り当てに従って、入力画像データをピクチャ毎にピクチャタイプに応じた符号化方法によって符号化することを特徴とする画像符号化方法。

【請求項 5】 頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てを決定し、目標平均ビットレートと予め決定したピクチャタイプの割り当てとに基づいて、各ピクチャ毎の目標符号量を決定し、

この各ピクチャ毎の目標符号量に従って、入力画像データをピクチャ毎にピクチャタイプに応じた符号化方法によって符号化することを特徴とする画像符号化方法。

【請求項 6】 頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てを決定し、符号化を行う前のピクチャの符号化の難易度を表す符号化難易度を算出し、算出した符号化難易度と予め決定したピクチャタイプの割り当てとに基づいて、各ピクチャ毎の目標符号量を決定し、

この各ピクチャ毎の目標符号量に従って、入力画像データをピクチャ毎にピクチャタイプに応じた符号化方法によって符号化することを特徴とする画像符号化方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、画像データを符号化する画像符号化装置および方法に関する。

【0002】

【従来の技術】 近年、大容量のデジタルデータを記録可能な光ディスクである DVD（デジタル・バーサタイル・ディスクまたはデジタル・ビデオ・ディスク）が実用化されている。DVD のうち、ビデオデータ等を記録する DVD ビデオでは、MPEG（Moving Picture Experts Group）2 規格で圧縮された画像データを記録

10 するようになっている。  
【0003】 MPEG 2 規格では、符号化方式として双方向予測符号化方式が採用されている。この双方向予測符号化方式では、フレーム内符号化、フレーム間順方向予測符号化および双方向予測符号化の 3 つのタイプの符号化が行われ、各符号化タイプによる画像は、それぞれ I ピクチャ（intra coded picture）、P ピクチャ（predictive coded picture）および B ピクチャ（bidirectionally predictive coded picture）と呼ばれる。また、I、P、B の各ピクチャを適切に組みあわせて、ランダムアクセスの単位となる GOP（Group of Picture）が構成される。

【0004】 ところで、上述の DVD ビデオのような画像データを記録する記録メディアのオーサリング（制作）では、ランダムアクセス性の向上や、インタラクティブ（対話形式）性のために、チャプタ（Chapter）ポイントと呼ばれる特定の頭出し点（映画であれば、見どころのシーンの始まりや、ストーリーの切れ目の点。）を特定のタイムコードで指定することが求められている。チャプタポイントでは、いきなりそこにジャンプしても最初のフレームが復元できるように、最初のフレームが I ピクチャで構成される GOP を組む必要がある。

【0005】 このことを、図 7 を参照して説明する。なお、図 7 において、I、P、B は、それぞれ I ピクチャ、P ピクチャ、B ピクチャを表している。図 7（a）は、GOP の構成の一例を示したものである。この例では、15 枚のピクチャによって GOP が構成され、1 GOP 内に 1 枚の I ピクチャが含まれ、I ピクチャまたは P ピクチャの現れる周期（M）は 3 であり、隣り合う I または P ピクチャ間に 2 つの B ピクチャが挿入されている。このような GOP 構成において、チャプタポイントのピクチャを I ピクチャ以外のピクチャとする場合には、図 7（b）に示したように、そのピクチャを I ピクチャに変更する必要がある。

【0006】 また、DVD のオーサリングでは、一般に、いわゆる 2 バスエンコード方式が採用されている。ここで、図 8 を参照して、2 バスエンコード方式について説明する。2 バスエンコード方式では、まず、図 8（a）に示したように、予めピクチャの符号化の難易度を表す符号化難易度（Difficulty）を調べるため、画像符号化装置 111 において、量子化スケールを一定にし

て、入力画像データ $S_1$ に対して、予備エンコード（1パス目のエンコード（符号化））を行う。画像符号化装置111は、これによって得られた発生ビット量の情報および符号化難易度の情報をホストコンピュータ112に送る。次に、図8（b）に示したように、ホストコンピュータ112は、チャプタポイントのピクチャが1ピクチャになるようにピクチャタイプを割り当て、且つ、画像符号化装置111より得られた符号化難易度の情報に基づいて各GOPまたはフレーム単位に目標発生ビット量を割り当ててビットレートの配分を決める。次に、図8（c）に示したように、ホストコンピュータ112が、画像符号化装置111から発生ビット量を入力し、ビットレートの配分に従って各ピクチャに割り当てる目標発生ビット量の情報を画像符号化装置111に与え、且つピクチャタイプの割り当ての情報を画像符号化装置111に与えながら、画像符号化装置111において、入力画像データ $S_1$ に対して、本エンコード（2パス目のエンコード）を行い、ビットストリームを得る。

【0007】図9は、上述の2パスエンコード方式を用いた画像符号化作業を示す流れ図である。この画像符号化作業では、まず、ホストコンピュータ112に対してエンコードの条件を入力、設定する初期化を行い（ステップS201）、次に、画像符号化装置111によって1パス目のエンコードを行って、発生ビット量を計測する（ステップS202）。画像符号化装置111は、発生ビット量の情報および符号化難易度の情報をホストコンピュータ112に送る。次に、ホストコンピュータ112によって、チャプタポイントのピクチャを1ピクチャに変更する等のピクチャタイプの割り当てを行い（ステップS203）、更に、各ピクチャに対するビットの配分を行う（ステップS204）。次に、画像符号化装置111によって2パス目のエンコードを行い（ステップS205）、得られた圧縮画像データをモニタ装置によって表示してプレビューを行って（ステップS206）、画質のチェックを行い（ステップS207）、画質が良ければ（OK）、オーサリングに必要なデータをまとめる等の後処理を行って（ステップS210）、画像符号化作業を終了する。画質のチェックにおいて、画質が悪くなければ（NG）、部分的にエンコードの条件を変更することによって部分的に画質を変更するカスタマイズを行い（ステップS208）、更に、これに応じて各ピクチャに対するビットの再配分を行って（ステップS209）、ステップS205に戻って、再度2パス目のエンコードを行う。

【0008】上述のような2パスエンコード方式によれば、チャプタ指定が可能となるばかりでなく、平均ビットレートを3.5Mbps程度に低くしても、簡単な部分はビットレートを下げて、難しい部分にのみ高いビットレートを割り当てるようにする可変レートエンコードが可能になり、画質を一定にしたまま2時間以上の映画

をDVDの片面に収録することができるようになる。なお、図10に、DVDの片面の収録時間と平均ビットレートとの関係を示す。

【0009】

【発明が解決しようとする課題】しかし、2パスエンコード方式では、エンコードのために、素材の演奏時間の2倍の時間がかかり、制作コストが高くなるという問題点がある。そのため、画質よりも、制作コスト低減が重要な場合には、2パスエンコード方式は採用し難い。

【0010】また、演奏時間が1時間以内の短い素材も数多く存在するが、そのような素材をDVDの片面に収録する場合には、図10に示したように、平均ビットレートは、最高レート $BR_{max}$ を越えることができないので、常に、最高ビットレートでエンコードすることになり、2パスエンコード方式でエンコードしても、画質の改善効果はほとんどなくなってしまい、エンコードに時間がかかる分、かえって好ましくなくなる。

【0011】一方、リアルタイムでエンコードを行う1パスエンコード方式では、通常、例えば1GOP中のピクチャ数 $N$ が15となるように、GOP構成は固定になっている。また、従来の固定レートコントロール方式のエンコードでは、例えば $N=15$ のように、GOPの構成が一定であることを前提にして、ピクチャ単位のビット配分を行っている。

【0012】図11は、固定レートコントロール方式のエンコードを行う画像符号化装置の構成の一例を示すブロック図である。この画像符号化装置310は、入力画像データ $S_{11}$ を入力し、符号化のための前処理等を行うエンコーダ制御部311と、このエンコーダ制御部311の出力データを入力し、ピクチャ毎にピクチャタイプに応じた符号化方法によってエンコードして、圧縮画像データ $S_{12}$ を出力するエンコーダ313と、エンコーダ制御部311の出力データに基づいて動きベクトルを検出し、エンコーダ313に送る動き検出回路314と、エンコーダ制御部311から出力されるピクチャタイプ情報 $S_{13}$ とエンコーダ313から出力される発生ビット量データ $S_{14}$ とに基づいて目標符号量を算出し、更にこの目標符号量に対応する量子化インデックスを決定し、エンコーダ313に与えるCPU（中央処理装置）315とを備えている。

【0013】この画像符号化装置310では、エンコーダ制御部311は入力画像データ $S_{11}$ に対して自動的にピクチャタイプを決定し、CPU315は、固定レートコントロールを行う。このとき、GOPのピクチャタイプの構成（以下、GOP構成とも言う。）が既知でないため、CPU315は、GOP中のI、P、Bの各ピクチャの枚数を固定として（例えば、 $N=15$ のとき、Iピクチャ1枚、Pピクチャ4枚、Bピクチャ10枚）、ピクチャ単位のビット配分を行って、レートコントロール

を行うようになっていた。

【0014】しかしながら、上述のような固定レートコントロール方式の場合、チャプタの指定を行うとIピクチャが増加してGOP構成が変化する場合があるので、チャプタが指定された場合にはレートコントロールが困難になるという問題点がある。

【0015】また、本出願人は、エンコードする前の画像データの特徴に基づいてレートコントロールを行うフィードフォワード型レートコントロール方式を提案している。図12は、このフィードフォワード型レートコントロール方式のエンコードを行う画像符号化装置の構成の一例を示すブロック図である。この画像符号化装置410は、入力画像データ $S_{11}$ を入力し、符号化のための前処理等を行うエンコーダ制御部411と、このエンコーダ制御部411の出力データを所定時間だけ遅延して出力するためのFIFO（先入れ先出し）メモリ412と、このFIFOメモリ412の出力データを入力し、ピクチャ毎にピクチャタイプに応じた符号化方法によって符号化して、圧縮画像データ $S_{12}$ を出力するエンコーダ413と、エンコーダ制御部411の出力データに基づいて動きベクトルを検出し、エンコーダ413に送る動き検出回路414と、エンコーダ制御部411から出力されるピクチャタイプ情報 $S_{13}$ およびイントラACデータ $S_{14}$ と動き検出回路414から出力されるME残差データ $S_{15}$ とエンコーダ413から出力される発生ビット量データ $S_{16}$ とに基づいて目標符号量を算出し、更にこの目標符号量に対応する量子化インデックスを決定し、エンコーダ413に与えるCPU415とを備えている。

【0016】なお、イントラACとは、Iピクチャにおいて、 $8 \times 8$ 画素のDCT（離散コサイン変換）ブロック内の各画素の画素値とDCTブロック内の画素値の平均値との差分の絶対値の総和として定義され、絵柄の複雑さを表すものである。また、ME残差とは、簡単に言うと、動き予測誤差をピクチャ全体について絶対値とあるいは自乗和したものであり、ME残差データ $S_{15}$ は、ME残差を求めるためのデータである。

【0017】図12に示した画像符号化装置410では、CPU415は、エンコーダ制御部411から出力されるイントラACデータ $S_{14}$ と動き検出回路414から出力されるME残差データ $S_{15}$ とに基づいてエンコードする前の画像データの特徴である符号化難易度を求め、この符号化難易度とエンコーダ制御部411から出力されるピクチャタイプ情報 $S_{13}$ とエンコーダ413から出力される発生ビット量データ $S_{16}$ とに基づいて、エンコーダ413を制御する。この場合も、エンコーダ制御部411は入力画像データ $S_{11}$ に対して自動的にピクチャタイプを決定し、CPU415は、GOP中のI、P、Bの各ピクチャの枚数を固定として、ピクチャ単位のビット配分を行って、レートコントロールを行うよう

になっていた。従って、フィードフォワード型レートコントロール方式においても、固定レートコントロール方式の場合と同様に、チャプタが指定された場合にはレートコントロールが困難になるという問題点がある。

【0018】なお、本出願人は、例えば図12に示したようなフィードフォワード型レートコントロール方式のエンコードを行う画像符号化装置において、画質改善のためにシーンチェンジ検出を行って、GOPの構成を変更（シーンチェンジ時のピクチャをIピクチャに変更）する技術を提案しているが、この場合でも、ピクチャタイプを外部からタイムコードで指定することはできない。

【0019】本発明はかかる問題点を鑑みてなされたもので、その目的は、任意のチャプタの指定を行いながら、リアルタイムで符号化を行うことができるようにした画像符号化装置および方法を提供することにある。

【0020】

【課題を解決するための手段】請求項1記載の画像符号化装置は、入力画像データをピクチャ毎にピクチャタイプに応じた符号化方法によって符号化する符号化手段と、頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てを決定しておき、このピクチャタイプの割り当てに従って入力画像データが符号化されるように符号化手段を制御する符号化制御手段とを備えたものである。

【0021】請求項4記載の画像符号化方法は、頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てを決定し、このピクチャタイプの割り当てに従って、入力画像データをピクチャ毎にピクチャタイプに応じた符号化方法によって符号化するものである。

【0022】請求項5記載の画像符号化方法は、頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てを決定し、目標平均ビットレートと予め決定したピクチャタイプの割り当てとに基づいて、各ピクチャ毎の目標符号量を決定し、この各ピクチャ毎の目標符号量に従って、入力画像データをピクチャ毎にピクチャタイプに応じた符号化方法によって符号化するものである。

【0023】請求項6記載の画像符号化方法は、頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てを決定し、符号化を行う前のピクチャの符号化の難易度を表す符号化難易度を算出し、算出した符号化難易度と予め決定したピクチャタイプの割り当てとに基づいて、各ピクチャ毎の目標符号量を決定し、この各ピクチャ毎の目標符号量に従って、入力画像データをピクチャ毎にピクチャタイプに応じた符号化方法によって符号化するものである。

【0024】請求項1記載の画像符号化装置では、符号化制御手段によって、頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てが決定され、このピクチャタイプの割り当てに従って入力画像データが符号化されるように符号化手段が制御されて、入力画像データがピクチャ毎にピクチャタイプに応じた符号化方法によって符号化される。

【0025】請求項4記載の画像符号化方法では、頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てが決定され、このピクチャタイプの割り当てに従って、入力画像データがピクチャ毎にピクチャタイプに応じた符号化方法によって符号化される。

【0026】請求項5記載の画像符号化方法では、頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てが決定され、目標平均ビットレートと予め決定されたピクチャタイプの割り当てとに基づいて、各ピクチャ毎の目標符号量が決定され、この各ピクチャ毎の目標符号量に従って、入力画像データがピクチャ毎にピクチャタイプに応じた符号化方法によって符号化される。

【0027】請求項6記載の画像符号化方法では、頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てが決定され、符号化を行う前のピクチャの符号化の難易度を表す符号化難易度が算出され、算出された符号化難易度と予め決定されたピクチャタイプの割り当てとに基づいて、各ピクチャ毎の目標符号量が決定され、この各ピクチャ毎の目標符号量に従って、入力画像データがピクチャ毎にピクチャタイプに応じた符号化方法によって符号化される。

【0028】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して詳細に説明する。図1は、本発明の第1の実施の形態に係る画像符号化装置の概略の構成を示すブロック図である。本実施の形態に係る画像符号化装置は、例えばVTR（ビデオテープレコーダ）1より出力される入力画像データS<sub>i</sub>を入力し、圧縮符号化して圧縮画像データS<sub>c</sub>を出力する符号化装置10と、この符号化装置10に対して必要な情報を与えるホストコンピュータ2とを備えている。

【0029】符号化装置10は、例えばVTR1より出力される入力画像データS<sub>i</sub>を入力し、符号化のための前処理等を行うエンコーダ制御部11と、このエンコーダ制御部11の出力データを入力し、ピクチャ毎にピクチャタイプに応じた符号化方法によって圧縮符号化して、圧縮画像データS<sub>c</sub>を出力する符号化手段としてのエンコーダ13と、エンコーダ制御部11の出力データに基づいて動きベクトルを検出し、エンコーダ13に送

る動き検出回路14と、エンコーダ制御部11から出力されるピクチャタイプ情報S<sub>p</sub>とエンコーダ13から出力される発生ビット量データS<sub>b</sub>とに基づいてエンコーダ13を制御する符号化制御部15とを備えている。ホストコンピュータ2、エンコーダ制御部11および符号化制御部15が、本発明における符号化制御手段に対応する。

【0030】ホストコンピュータ2は、VTR1に対してコントロール信号S<sub>c</sub>を送り、VTR1より出力されるタイムコード情報S<sub>t</sub>を入力し、エンコーダ制御部11に対してピクチャタイプ情報S<sub>p</sub>を送り、符号化制御部15に対して目標平均ビットレート・GOP構成情報S<sub>g</sub>を送るようになっている。

【0031】ホストコンピュータ2には、更に上位からの指示データ3が入力されるようになっている。指示データ3は、総エンコード時間、総発生ビット量、チャプタ指定タイムコード等の情報を含んでいる。ここで、チャプタ指定タイムコードとは、各チャプタの最初のフレームを指定するタイムコードの情報である。

【0032】符号化制御部15は、互いにバス19を介して接続されたCPU（中央処理装置）16、ROM（リード・オンリ・メモリ）17およびRAM（ランダム・アクセス・メモリ）18を有するコンピュータによって構成され、CPU16が、RAM18をワーキングエリアとして、ROM17に格納された画像符号化制御用プログラムを実行することによって、後述する符号化制御部15における各機能を実現するようになっている。ROM17は、IC（集積回路）でもよいし、ICカードでもよいし、ハードディスク、フロッピーディスク等の磁気ディスクを記録媒体とする記憶装置でもよいし、CD（コンパクトディスク）-ROM等の光ディスクを記録媒体とする記憶装置でもよいし、その他の種類の記録媒体を用いる記憶装置でもよい。

【0033】図2は、図1に示した符号化装置10の詳細な構成を示すブロック図である。この図に示したように、エンコーダ制御部11は、入力画像データS<sub>i</sub>を入力し、符号化する順番に従ってピクチャ（Iピクチャ、Pピクチャ、Bピクチャ）の順番を並べ替える画像並べ替え回路21と、この画像並べ替え回路21の出力データを入力し、フレーム構造かフィールド構造かを判別し、判別結果に応じた走査変換および16×16画素のマクロブロック化を行う走査変換・マクロブロック化回路22とを備えている。走査変換・マクロブロック化回路22の出力データは、エンコーダ制御部11の出力データとして、エンコーダ13と動き検出回路14とに入力されるようになっている。画像並べ替え回路21は、ホストコンピュータ2からのピクチャタイプ情報S<sub>p</sub>を入力すると共に、ピクチャを並べ替えた後のピクチャタイプ情報S<sub>p</sub>を符号化制御部15に送るようになっている。

【0034】エンコーダ13は、エンコーダ制御部11の出力データと予測画像データとの差分をとる減算回路31と、この減算回路31の出力データに対して、DCTブロック単位でDCTを行い、DCT係数を出力するDCT回路32と、このDCT回路32の出力データを量子化する量子化回路33と、この量子化回路33の出力データを可変長符号化する可変長符号化回路34と、この可変長符号化回路34の出力データを一旦保持し、ビットストリームからなる圧縮画像データ $S_2$ として出力するバッファメモリ35と、量子化回路33の出力データを逆量子化する逆量子化回路36と、この逆量子化回路36の出力データに対して逆DCTを行う逆DCT回路37と、この逆DCT回路37の出力データと予測画像データとを加算して出力する加算回路38と、この加算回路38の出力データを保持し、動き検出回路14から送られる動きベクトルに応じて動き補償を行って予測画像データを減算回路31および加算回路38に出力する動き補償回路39とを備えている。バッファメモリ35は、可変長符号化回路34より発生されるビット量を表す発生ビット量データ $S_4$ を符号化制御部15に送るようになっている。

【0035】動き検出回路14は、エンコーダ制御部11の出力データに基づいて、符号化の対象となるピクチャの注目マクロブロックと、参照されるピクチャにおいて注目マクロブロックとの間の画素値の差分の絶対値とあるいは自乗和が最小となるマクロブロックを探して、動きベクトルを検出して動き補償回路39に送るようになっている。

【0036】符号化制御部15は、バッファメモリ35からの発生ビット量データ $S_4$ に基づいて、本実施の形態に係る画像符号化装置によって符号化された画像データを伸張する画像復号化装置における入力バッファに対応する仮想的なバッファであるVBV (Video Buffering Verifier) バッファのデータ占有量 (以下、単に占有量と言う。) を算出するVBVバッファ占有量計算部43と、ホストコンピュータ2から与えられる目標平均ビットレート・GOP構成情報 $S_5$ とエンコーダ制御部11の画像並べ替え回路21から与えられるピクチャタイプ情報 $S_6$ とVBVバッファ占有量計算部43によって算出されたVBVバッファの占有量とに基づいて目標符号量を決定する目標符号量決定部44と、エンコーダ13における発生符号量が目標符号量決定部44によって決定された目標符号量となるように量子化回路33における量子化特性値に対応する量子化インデックスを決定し、量子化回路33に送る量子化インデックス決定部45とを備えている。

【0037】次に、本実施の形態に係る画像符号化装置の動作について説明する。なお、以下の説明は、本実施の形態に係る画像符号化方法の説明を兼ねている。まず、符号化装置10による入力画像データ $S_1$ の符号化

の前に、予め、ホストコンピュータ2には、目標平均ビットレートおよび最高ビットレート等の符号化の条件の初期値が入力されると共に、更に上位からの指示データ3が入力される。指示データ3は、総エンコード時間、総発生ビット量、チャプタ指定タイムコード等の情報を含んでいる。ホストコンピュータ2は、これらの与えられた情報に基づいて、符号化する素材の全てのピクチャタイプの割り当ておよび目標平均ビットレートを決定する。

【0038】ここで、ホストコンピュータ2におけるピクチャタイプの割り当ての決定の方法の一例について説明する。この方法では、チャプタ指定のない状態では、 $M$  (IピクチャまたはPピクチャの現れる周期) = 3、 $N$  (1GOP中のピクチャ数) = 15に固定して、ピクチャタイプを決定する。従って、この状態では、ピクチャタイプは、BBIBBPBBPBBPBBPのシーケンスを繰り返す。一方、チャプタ指定があるときは、チャプタポイントのピクチャがIピクチャ以外の場合には、 $M=3$ 、 $N=15$ のシーケンスを崩して、例えば図7に示したように、チャプタポイントのピクチャをIピクチャに変更し、その後は、 $M=3$ 、 $N=15$ のシーケンスとする。

【0039】なお、ホストコンピュータ2は、上述のようにチャプタポイントのピクチャをIピクチャに変更すると、Iピクチャ同士が近接してしまう場合には、変更後のIピクチャの近くのIピクチャをPピクチャに変更し、更には、変更後のIピクチャに対して適度に離れたPピクチャをIピクチャに変更する等の処理を行ってもよい。このような例を、図4に示す。この例では、図4(a)に示した変更前のピクチャタイプのシーケンス中におけるIピクチャの後のBピクチャを、チャプタポイントのピクチャとして、図4(b)に示したようにIピクチャに変更している。そして、その結果、Iピクチャ同士が近接してしまうため、変更後のIピクチャの直前のIピクチャをPピクチャに変更し、更には、変更後のIピクチャに対して適度に離れた (図4では7ピクチャ前の) PピクチャをIピクチャに変更している。

【0040】符号化装置10によって、例えばVTR1より出力される画像データを圧縮符号化する際には、ホストコンピュータ2は、VTR1に対してコントロール信号 $S_7$ を送って画像データの再生を指示し、VTR1より出力されるタイムコード情報 $S_8$ を入力し、符号化装置10に入力される入力画像データ $S_1$ のタイムコードに対応させて、上述のように決定したピクチャタイプの割り当ての情報をピクチャタイプ情報 $S_6$ としてエンコーダ制御部11内の画像並べ替え回路21に送る。また、ホストコンピュータ2は、上述のように決定したピクチャタイプの割り当てに従って、GOPのピクチャタイプの構成 (GOP構成)、ここでは1GOP中のI、P、Bの各ピクチャの枚数を求め、決定した目標平均ビ



ットレートの情報とGOPのピクチャタイプの構成の情報を、符号化装置10に入力される入力画像データS<sub>i</sub>のタイムコードに対応させて、目標平均ビットレート・GOP構成情報S<sub>g</sub>として符号化制御部15のCPU16に送る。

【0041】入力画像データS<sub>i</sub>は、まず、エンコーダ制御部11の画像並べ替え回路21に入力される。画像並べ替え回路21は、従来の1パスエンコード方式のようにピクチャタイプを自動的に生成することはせずに、ピクチャタイプ情報S<sub>t</sub>によって示されるピクチャタイプの割り当てに従ってピクチャタイプを決定して、符号化する順番に従ってピクチャ(Iピクチャ、Pピクチャ、Bピクチャ)の順番を並べ替える。また、画像並べ替え回路21は、ピクチャを並べ替えた後のピクチャタイプ情報S<sub>t</sub>を符号化制御部15に送る。画像並べ替え回路21の出力画像データは、走査変換・マクロブロック化回路22に入力される。走査変換・マクロブロック化回路22は、フレーム構造かフィールド構造かを判別し、判別結果に応じた走査変換およびマクロブロック化を行う。走査変換・マクロブロック化回路22の出力データは、エンコーダ13および動き検出回路14に送られる。動き検出回路14は、動きベクトルを検出して、エンコーダ13の動き補償回路39に送る。

【0042】Iピクチャの場合には、エンコーダ13では、減算回路31において予測画像データとの差分をとることなく、エンコーダ制御部11の出力データをそのままDC T回路32に入力してDC Tを行い、量子化回路33によってDC T係数を量子化し、可変長符号化回路34によって量子化回路33の出力データを可変長符号化し、バッファメモリ35によって可変長符号化回路34の出力データを一旦保持し、ビットストリームからなる圧縮画像データS<sub>c</sub>として出力する。また、逆量子化回路36によって量子化回路33の出力データを逆量子化し、逆DC T回路37によって逆量子化回路36の出力データに対して逆DC Tを行い、逆DC T回路37の出力画像データを加算回路38を介して動き補償回路39に入力して保持させる。

【0043】Pピクチャの場合には、エンコーダ13では、動き補償回路39によって、保持している過去のIピクチャまたはPピクチャに対応する画像データと動き検出回路14からの動きベクトルとに基づいて予測画像データを生成し、予測画像データを減算回路31および加算回路38に出力する。また、減算回路31によって、エンコーダ制御部11の出力データと動き補償回路39からの予測画像データとの差分をとり、DC T回路32によってDC Tを行い、量子化回路33によってDC T係数を量子化し、可変長符号化回路34によって量子化回路33の出力データを可変長符号化し、バッファメモリ35によって可変長符号化回路34の出力データを一旦保持し圧縮画像データS<sub>c</sub>として出力する。ま

た、逆量子化回路36によって量子化回路33の出力データを逆量子化し、逆DC T回路37によって逆量子化回路36の出力データに対して逆DC Tを行い、加算回路38によって逆DC T回路37の出力データと予測画像データとを加算し、動き補償回路39に入力して保持させる。

【0044】Bピクチャの場合には、エンコーダ13では、動き補償回路39によって、保持している過去および未来のIピクチャまたはPピクチャに対応する2つの画像データと動き検出回路14からの2つの動きベクトルとに基づいて予測画像データを生成し、予測画像データを減算回路31および加算回路38に出力する。また、減算回路31によって、エンコーダ制御部11の出力データと動き補償回路39からの予測画像データとの差分をとり、DC T回路32によってDC Tを行い、量子化回路33によってDC T係数を量子化し、可変長符号化回路34によって量子化回路33の出力データを可変長符号化し、バッファメモリ35によって可変長符号化回路34の出力データを一旦保持し圧縮画像データS<sub>c</sub>として出力する。なお、Bピクチャは動き補償回路39に保持させない。

【0045】なお、バッファメモリ35は、可変長符号化回路34より発生されるビット量を表す発生ビット量データS<sub>b</sub>を符号化制御部15に送る。

【0046】符号化制御部15は、バッファメモリ35からの発生ビット量データS<sub>b</sub>に基づいて、VBVバッファ占有量計算部43によって、VBVバッファの占有量を算出し、目標符号量決定部44によって、ホストコンピュータ2から与えられる目標平均ビットレート・GOP構成情報S<sub>g</sub>とエンコーダ制御部11の画像並べ替え回路21から与えられるピクチャタイプ情報S<sub>t</sub>とVBVバッファ占有量計算部43によって算出されたVBVバッファの占有量とに基づいて、各ピクチャ毎に目標符号量を決定し、更に、量子化インデックス決定部45によって、エンコーダ13における発生符号量が目標符号量決定部44によって決定された目標符号量となるように量子化回路33における量子化特性値に対応する量子化インデックスを決定し、量子化回路33に送る。

【0047】目標符号量決定部44では、例えばTM5(test model 5;ISO/IEC JTC/SC29(1993))で採用されているように、ピクチャタイプに応じた目標符号量を算出する。その際、1GOP中のI、P、Bの各ピクチャの枚数の情報が必要になる。従来の1パスエンコード方式ではI、P、Bの各ピクチャの枚数を固定して、ピクチャタイプに応じた目標符号量を算出していたため、チャプタ指定によってIピクチャが増加する等してGOP構成が変化する場合には正確なレートコントロールが困難であった。これに対し、本実施の形態では、目標符号量決定部44には、目標平均ビットレート・GOP構成情報S<sub>g</sub>によって、GOP構成の情報が与えられるの

で、チャプタ指定によって I ピクチャが増加する等して GOP 構成が変化しても、与えられる GOP 構成の情報に従って、正確なレートコントロールを行うことができる。

【0048】図3は、本実施の形態における画像符号化作業を示す流れ図である。この画像符号化作業では、まず、ホストコンピュータ2に対してエンコードの条件を入力、設定する初期化を行う(ステップS101)。本実施の形態では、ここで、特に、ホストコンピュータ2に、目標平均ビットレートおよび最高ビットレート等の符号化の条件の初期値を入力すると共に、更に上位からの指示データ3を入力する。ホストコンピュータ2は、これらの与えられた情報に基づいて、符号化する素材の全てのピクチャタイプの割り当ておよび目標平均ビットレートを決定する(ステップS102)。次に、符号化装置10によって入力画像データS<sub>i</sub>の符号化を行う(ステップS103)。最後に、オーサリングに必要なデータをまとめる等の後処理を行って(ステップS104)、画像符号化作業を終了する。

【0049】以上説明したように本実施の形態に係る画像符号化装置および方法によれば、ホストコンピュータ2によって、チャプタポイントのピクチャが I ピクチャとなるように予め全てのピクチャタイプの割り当てを決定しておき、このピクチャタイプの割り当てに従って符号化装置10によって入力画像データを符号化するようにしたので、任意のチャプタの指定を行いながら、リアルタイムで符号化を行うことができる。その結果、2パスエンコード方式に比べて、約半分の時間で符号化作業を行うことが可能となる。

【0050】また、本実施の形態に係る画像符号化装置および方法によれば、目標平均ビットレートと予め決定したピクチャタイプの割り当てとに基づいて、各ピクチャ毎の目標符号量を決定し、この目標符号量に従って入力画像データを符号化するようにしたので、正確なレートコントロールを行うことができる。

【0051】図5は、本発明の第2の実施の形態に係る画像符号化装置の概略の構成を示すブロック図である。本実施の形態に係る画像符号化装置は、第1の実施の形態における符号化装置10の代わりに、符号化装置50を備えている。この符号化装置50は、1 GOP 以上の圧縮符号化する前の画像データの符号化難易度に基づいて発生符号量の制御を行うフィードフォワード型のレートコントロールを行うように構成されている。

【0052】符号化装置50は、例えばVTR1より出力される入力画像データS<sub>i</sub>を入力し、圧縮符号化のための前処理等を行うエンコーダ制御部51と、このエンコーダ制御部51の出力データを所定時間だけ遅延して出力するためのFIFOメモリ52と、このFIFOメモリ52の出力データを入力し、ピクチャ毎にピクチャタイプに応じた符号化方法によって圧縮符号化して、圧

縮画像データS<sub>c</sub>を出力するエンコーダ53と、エンコーダ制御部51の出力データに基づいて動きベクトルを検出し、エンコーダ53に送る動き検出回路54と、エンコーダ制御部51から出力されるピクチャタイプ情報S<sub>p</sub>、およびイントラACデータS<sub>11</sub>と動き検出回路14から出力されるME残差データS<sub>12</sub>とエンコーダ13から出力される発生ビット量データS<sub>13</sub>とに基づいてエンコーダ53を制御する符号化制御部55とを備えている。なお、イントラACとは、Iピクチャにおいて、8×8画素のDCTブロック内の各画素の画素値とDCTブロック内の画素値の平均値との差分の絶対値の総和として定義され、絵柄の複雑さを表すものと言える。イントラACデータS<sub>11</sub>は、このイントラACを表すデータである。また、ME残差とは、簡単に言うと、動き予測誤差をピクチャ全体について絶対値とあるいは自乗和したものであり、ME残差データS<sub>12</sub>は、ME残差を求めるためのデータであり、後で詳しく説明する。

【0053】符号化制御部55は、第1の実施の形態における符号化制御部15と同様に、互いにバス19を介して接続されたCPU16、ROM17およびRAM18を有するコンピュータによって構成されている。

【0054】ホストコンピュータ2は、VTR1に対してコントロール信号S<sub>c</sub>を送り、VTR1より出力されるタイムコード情報S<sub>t</sub>を入力し、エンコーダ制御部11に対してピクチャタイプ情報S<sub>p</sub>を送り、符号化制御部55のCPU16に対して目標平均ビットレート情報S<sub>11</sub>を送るようになっている。

【0055】図6は、図5における符号化装置50の詳細な構成を示すブロック図である。この図に示したように、エンコーダ制御部51は、入力画像信号S<sub>i</sub>を入力し、符号化する順番に従ってピクチャの順番を並べ替える画像並べ替え回路21と、この画像並べ替え回路21の出力データを入力し、フレーム構造かフィールド構造かを判別し、判別結果に応じた走査変換および16×16画素のマクロブロック化を行う走査変換・マクロブロック化回路22と、この走査変換・マクロブロック化回路22の出力データを入力し、IピクチャにおけるイントラACを算出し、イントラACデータS<sub>11</sub>を符号化制御部55に送ると共に、走査変換・マクロブロック化回路22の出力データをFIFOメモリ52および動き検出回路54に送るイントラAC演算回路23とを備えている。画像並べ替え回路21は、ホストコンピュータ2からのピクチャタイプ情報S<sub>p</sub>を入力すると共に、ピクチャを並べ替えた後のピクチャタイプ情報S<sub>p</sub>を符号化制御部55に送るようになっている。

【0056】エンコーダ53は、第1の実施の形態におけるエンコーダ13と同様の構成である。

【0057】動き検出回路54は、エンコーダ制御部51の出力データに基づいて、圧縮符号化の対象となるピクチャの注目マクロブロックと、参照されるピクチャに

において注目マクロブロックとの間の画素値の差分の絶対値和あるいは自乗和が最小となるマクロブロックを探して、動きベクトルを検出して動き補償回路 3 9 に送るようになっている。また、動き検出回路 5 4 は、動きベクトルを求める際に、最小となったマクロブロック間における画素値の差分の絶対値和あるいは自乗和を、ME 残差データ  $S_{11}$  として符号化制御部 5 5 に送るようになっている。

【0058】符号化制御部 5 5 は、動き検出回路 5 4 からの ME 残差データ  $S_{11}$  をピクチャ全体について足し合わせた値である ME 残差を算出する ME 残差計算部 4 1 と、この ME 残差計算部 4 1 によって算出された ME 残差とイントラ AC 演算回路 2 3 からのイントラ AC データ  $S_{12}$  に基づいて、ピクチャの符号化の難易度を表す符号化難易度を算出する符号化難易度計算部 4 2 と、バッファメモリ 3 5 からの発生ビット量データ  $S_4$  に基づいて、本実施の形態に係る画像符号化装置によって圧縮符号化された画像データを伸張する画像復号化装置における入力バッファに対応する仮想的なバッファである VBV バッファの占有量を算出する VBV バッファ占有量計算部 4 3 とを備えている。符号化難易度計算部 4 2 は、1 GOP 以上の圧縮符号化する前の画像データの符号化難易度を算出するようになっている。

【0059】符号化制御部 5 5 は、更に、ホストコンピュータ 2 からの目標平均ビットレート情報  $S_{11}$  と符号化難易度計算部 4 2 によって算出された符号化難易度と VBV バッファ占有量計算部 4 3 によって算出された VBV バッファの占有量とに基づいて目標符号量を決定する目標符号量決定部 4 4 と、エンコーダ 5 3 における発生符号量が目標符号量決定部 4 4 によって決定された目標符号量となるように量子化回路 3 3 における量子化特性値に対応する量子化インデックスを決定し、量子化回路 3 3 に送る量子化インデックス決定部 4 5 とを備えている。

【0060】ここで、符号化難易度について説明する。符号化難易度は、ピクチャの符号化の難易度を表すものであるが、これは、同じ画質を保つために必要なデータ量の比率と言い換えることができる。符号化難易度を数値化する方法は種々考えられるが、本実施の形態では、1 ピクチャについてはイントラ AC を用いて符号化難易度を求め、P ピクチャおよび B ピクチャについては ME 残差を用いて符号化難易度を求めることとしている。前述のように、イントラ AC は絵柄の複雑さを表し、ME 残差は映像の動きの速さおよび絵柄の複雑さを表し、これらは符号化の難易度と強い相関があることから、イントラ AC や ME 残差を変数とする一次関数等により、イントラ AC や ME 残差から符号化難易度を算出することが可能である。

【0061】次に、本実施の形態に係る画像符号化装置の動作について説明する。なお、以下の説明は、本実施

の形態に係る画像符号化方法の説明を兼ねている。第 1 の実施の形態と同様に、まず、符号化装置 5 0 による入力画像データ  $S_1$  の符号化の前に、予め、ホストコンピュータ 2 には、目標平均ビットレートおよび最高ビットレート等の符号化の条件の初期値が入力されると共に、更に上位からの指示データ 3 が入力される。ホストコンピュータ 2 は、これらの与えられた情報に基づいて、符号化する素材の全てのピクチャタイプの割り当ておよび目標平均ビットレートを決定する。

【0062】符号化装置 1 0 によって、例えば VTR 1 より出力される画像データを圧縮符号化するには、ホストコンピュータ 2 は、VTR 1 に対してコントロール信号  $S_2$  を送って画像データの再生を指示し、VTR 1 より出力されるタイムコード情報  $S_3$  を入力し、符号化装置 5 0 に入力される入力画像データ  $S_1$  のタイムコードに対応させて、上述のように決定したピクチャタイプの割り当ての情報をピクチャタイプ情報  $S_4$  としてエンコーダ制御部 1 1 内の画像並べ替え回路 2 1 に送る。また、ホストコンピュータ 2 は、決定した目標平均ビットレートの情報を、符号化装置 1 0 に入力される入力画像データ  $S_1$  のタイムコードに対応させて、目標平均ビットレート情報  $S_{11}$  として符号化制御部 5 5 の CPU 1 6 に送る。

【0063】入力画像信号  $S_1$  は、まず、エンコーダ制御部 5 1 の画像並べ替え回路 2 1 に入力される。画像並べ替え回路 2 1 は、ピクチャタイプ情報  $S_4$  によって示されるピクチャタイプの割り当てに従ってピクチャタイプを決定して、符号化する順番に従ってピクチャの順番を並べ替える。また、画像並べ替え回路 2 1 は、ピクチャを並べ替えた後のピクチャタイプ情報  $S_4$  を符号化制御部 5 5 に送る。画像並べ替え回路 2 1 の出力画像データは、走査変換・マクロブロック化回路 2 2 に入力される。走査変換・マクロブロック化回路 2 2 は、フレーム構造かフィールド構造かを判別し、判別結果に応じた走査変換およびマクロブロック化を行う。走査変換・マクロブロック化回路 2 2 の出力データは、イントラ AC 演算回路 2 3 に入力される。イントラ AC 演算回路 2 3 は、1 ピクチャの場合には、イントラ AC を算出してイントラ AC データ  $S_{12}$  を符号化制御部 5 5 に送る。また、走査変換・マクロブロック化回路 2 2 の出力データは、イントラ AC 演算回路 2 3 を経て、FIFO メモリ 5 2 および動き検出回路 5 4 に送られる。

【0064】FIFO メモリ 5 2 は、符号化難易度計算部 4 2 において、符号化が終了したピクチャに引き続く 1 GOP 分以上のピクチャの符号化難易度を算出するのに必要な時間だけ、入力した画像データを遅延して、エンコーダ 5 3 に出力する。動き検出回路 5 4 は、動きベクトルを検出して動き補償回路 3 9 に送ると共に、ME 残差データ  $S_{11}$  を ME 残差計算部 4 1 に送る。

【0065】符号化制御部 5 5 は、バッファメモリ 3 5

からの発生ビット量データ $S_1$ に基づいて、VBVバッファ占有量計算部43によって、VBVバッファの占有量を算出し、目標符号量決定部44によって、ホストコンピュータ2から与えられる目標平均ビットレート $S_{11}$ とエンコーダ制御部51の画像並べ替え回路21から与えられるピクチャタイプ情報 $S_2$ と符号化難易度計算部42によって算出された符号化難易度とVBVバッファ占有量計算部43によって算出されたVBVバッファの占有量とに基づいて、各ピクチャ毎に目標符号量を決定し、更に、量子化インデックス決定部45によって、エンコーダ13における発生符号量が目標符号量決定部44によって決定された目標符号量となるように量子化回路33における量子化特性値に対応する量子化インデックスを決定し、量子化回路33に送る。目標符号量決定部44は、特に、符号化難易度の大きいピクチャに符号量を多く割り当て、符号化難易度の小さいピクチャに符号量を少なく割り当てる。このように、これから符号化するピクチャの符号化難易度に応じて各ピクチャ毎の目標符号量を決定することにより、リアルタイムの符号化を行いながら、画質の改善が可能となる。

【0066】本実施例では、ホストコンピュータ2より符号化装置50に対して、これから符号化するピクチャのピクチャタイプの情報を与え、このピクチャタイプの情報に従って、符号化装置50がフィードフォワード型のレートコントロールを行うようにしたので、GOP構成を固定のものと推測してフィードフォワード型のレートコントロールを行う場合に比べて、チャプタ指定によって1ピクチャが増加する等してGOP構成が変化しても、画質の改善を可能とするフィードフォワード型のレートコントロールを正確に行うことができる。

【0067】本実施例におけるその他の構成、動作および効果は、第1の実施の形態と同様である。

【0068】なお、本発明は、上記実施の形態に限定されず、例えば、第2の実施の形態において、符号化難易度は、イントラACやME残差等を用いたものに限らず、ピクチャの符号化の難易度を表すものであれば、他のパラメータでもよい。

【0069】

【発明の効果】以上説明したように、請求項1ないし3のいずれかに記載の画像符号化装置または請求項4ないし6のいずれかに記載の画像符号化方法によれば、頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てを決定し、このピクチャタイプの割り当てに従って、入力画像データをピクチャ毎にピクチャタイプに応じた符号化方法によって符号化するようにしたので、任意のチャプタの指定を行いながら、リアルタイムで画像データの符号化を行うことができるという効果を奏する。

【0070】また、請求項2記載の画像符号化装置また

は請求項5記載の画像符号化方法によれば、頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てを決定し、目標平均ビットレートと予め決定したピクチャタイプの割り当てとに基づいて、各ピクチャ毎の目標符号量を決定し、この各ピクチャ毎の目標符号量に従って、入力画像データをピクチャ毎にピクチャタイプに応じた符号化方法によって符号化するようにしたので、更に、正確なレートコントロールを行うことができるという効果を奏する。

【0071】また、請求項3記載の画像符号化装置または請求項6記載の画像符号化方法によれば、頭出し点となるチャプタポイントのピクチャがフレーム内符号化ピクチャとなるように予め全てのピクチャタイプの割り当てを決定し、符号化を行う前のピクチャの符号化の難易度を表す符号化難易度を算出し、算出した符号化難易度と予め決定したピクチャタイプの割り当てとに基づいて、各ピクチャ毎の目標符号量を決定し、この各ピクチャ毎の目標符号量に従って、入力画像データをピクチャ毎にピクチャタイプに応じた符号化方法によって符号化するようにしたので、更に、画質の改善を可能とするフィードフォワード型のレートコントロールを行う正確に行うことができるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る画像符号化装置の構成を示すブロック図である。

【図2】図1における符号化装置の詳細な構成を示すブロック図である。

【図3】本発明の第1の実施の形態に係る画像符号化装置の動作を示す流れ図である。

【図4】本発明の第1の実施の形態におけるチャプタの指定を説明するための説明図である。

【図5】本発明の第2の実施の形態に係る画像符号化装置の構成を示すブロック図である。

【図6】図5における符号化装置の詳細な構成を示すブロック図である。

【図7】チャプタの指定を説明するための説明図である。

【図8】2パスエンコード方式について説明するための説明図である。

【図9】2パスエンコード方式を用いた画像符号化作業を示す流れ図である。

【図10】DVDの片面の収録時間と平均ビットレートとの関係を示す説明図である。

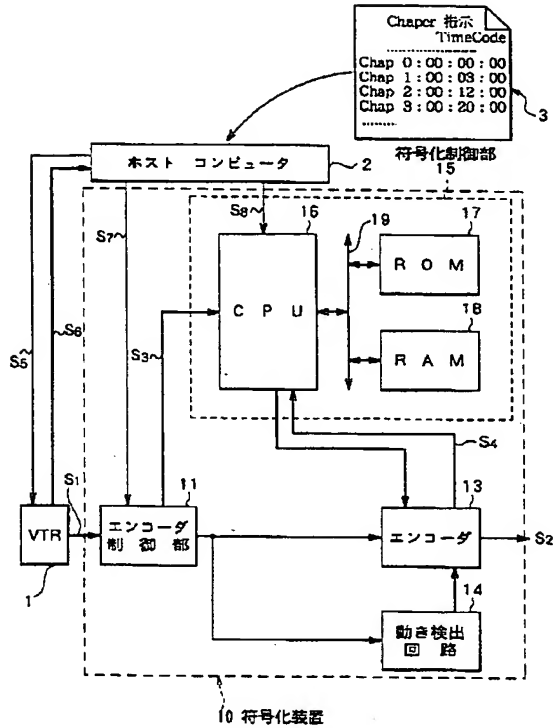
【図11】固定レートコントロール方式のエンコードを行う画像符号化装置の構成の一例を示すブロック図である。

【図12】フィードフォワード型レートコントロール方式のエンコードを行う画像符号化装置の構成の一例を示すブロック図である。

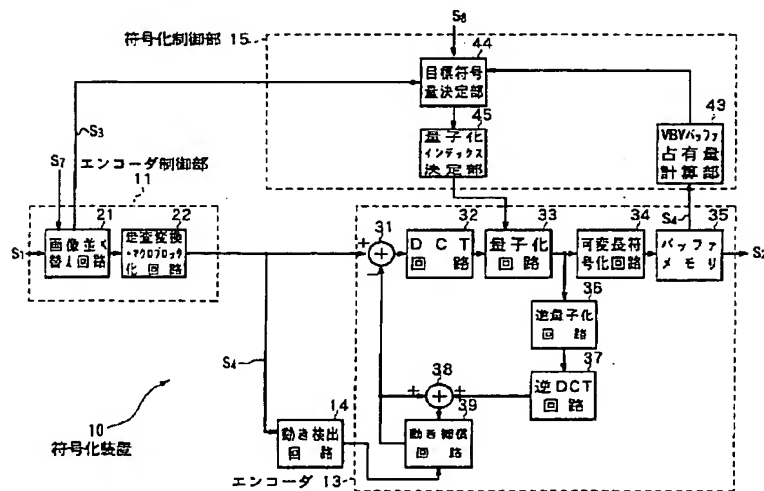
## 【符号の説明】

2…ホストコンピュータ、10…符号化装置、11…エンコーダ制御部、13…エンコーダ、14…動き検出回路

【図1】

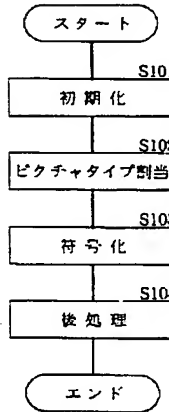


【図2】

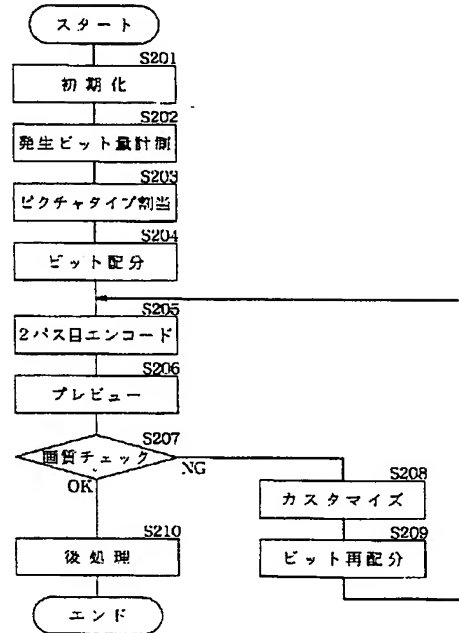


\* 路、15…符号化制御部、16…CPU、44…目標符号量決定部、45…量子化インデックス決定部。

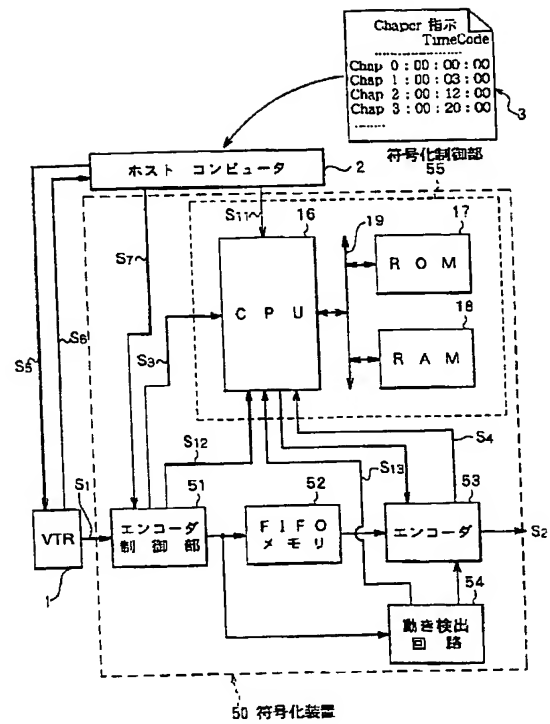
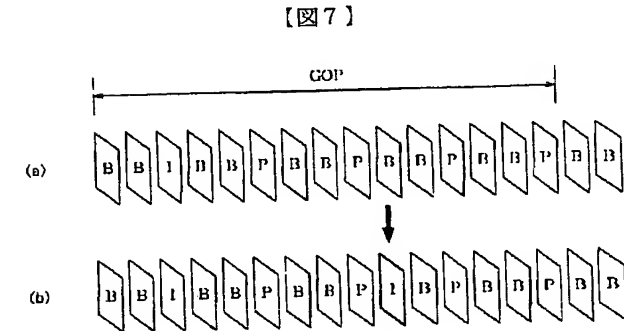
【図3】



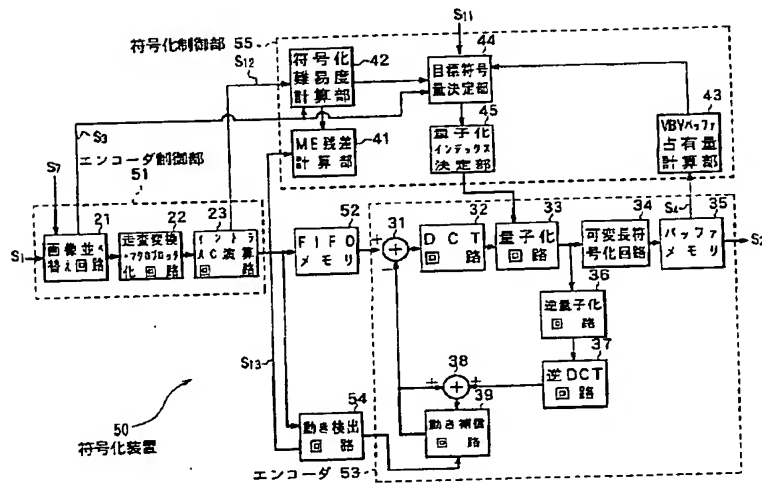
【図9】



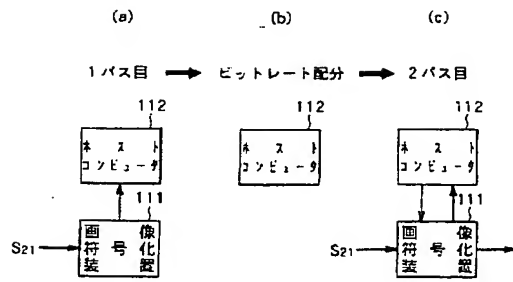
【圖5】



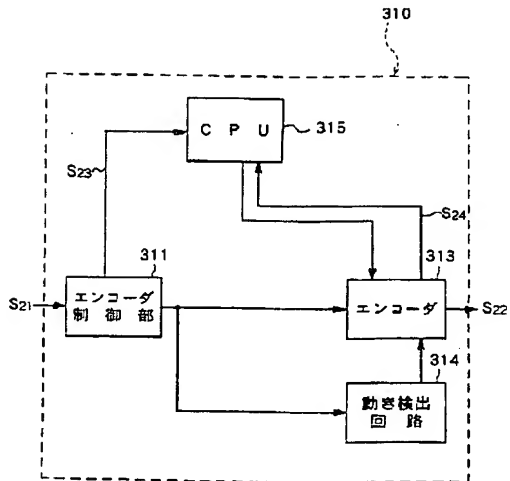
【図6】



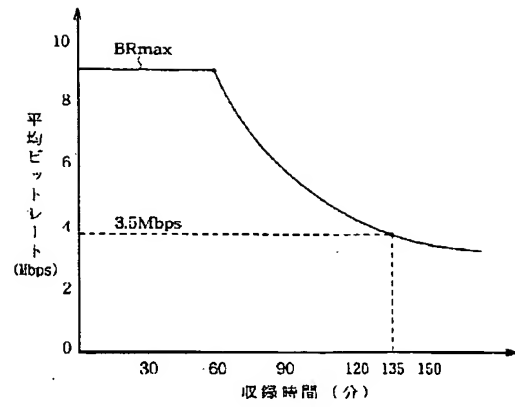
【図8】



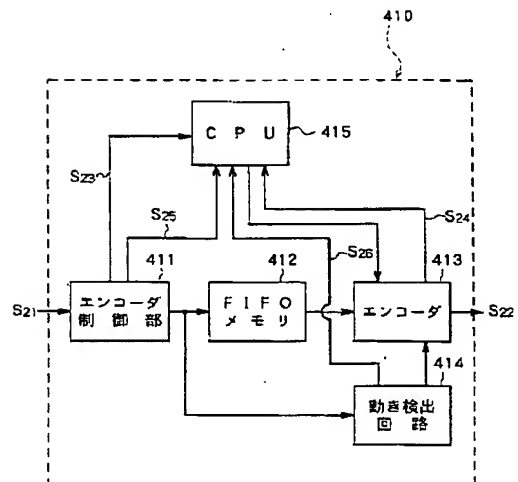
【図11】



【図10】



【図12】



**THIS PAGE BLANK (USPTO)**